

1.4.3 Σχεδίαση Ψηφιακών Συστημάτων

(α) ΓΕΝΙΚΑ

ΣΧΟΛΗ	ΟΙΚΟΝΟΜΙΑΣ ΚΑΙ ΤΕΧΝΟΛΟΓΙΑΣ		
ΤΜΗΜΑ	ΨΗΦΙΑΚΩΝ ΣΥΣΤΗΜΑΤΩΝ		
ΕΠΙΠΕΔΟ ΣΠΟΥΔΩΝ	ΠΡΟΠΤΥΧΙΑΚΟ		
ΚΩΔΙΚΟΣ ΜΑΘΗΜΑΤΟΣ	ΨΣ018		
ΕΞΑΜΗΝΟ ΣΠΟΥΔΩΝ	Δ		
ΤΙΤΛΟΣ ΜΑΘΗΜΑΤΟΣ	ΣΧΕΔΙΑΣΗ ΨΗΦΙΑΚΩΝ ΣΥΣΤΗΜΑΤΩΝ		
ΑΥΤΟΤΕΛΕΙΣ ΔΙΔΑΚΤΙΚΕΣ ΔΡΑΣΤΗΡΙΟΤΗΤΕΣ	ΕΒΔΟΜΑΔΙΑΙΕΣ ΩΡΕΣ ΔΙΔΑΣΚΑΛΙΑΣ	ΠΙΣΤΩΤΙΚΕΣ ΜΟΝΑΔΕΣ	
Διαλέξεις	3		
Σύνολο	3	6	
ΤΥΠΟΣ ΜΑΘΗΜΑΤΟΣ	υποχρεωτικό, επιστημονικής περιοχής (ειδικού υποβάθρου)		
ΠΡΟΑΠΑΙΤΟΥΜΕΝΑ ΜΑΘΗΜΑΤΑ			
ΓΛΩΣΣΑ ΔΙΔΑΣΚΑΛΙΑΣ και ΕΞΕΤΑΣΕΩΝ	Ελληνική		
ΤΟ ΜΑΘΗΜΑ ΠΡΟΣΦΕΡΕΤΑΙ ΣΕ ΦΟΙΤΗΤΕΣ ERASMUS	Ναι (στην Αγγλική)		
ΗΛΕΚΤΡΟΝΙΚΗ ΣΕΛΙΔΑ ΜΑΘΗΜΑΤΟΣ (URL)	https://eclass.uop.gr/courses/176/		

(β) ΜΑΘΗΣΙΑΚΑ ΑΠΟΤΕΛΕΣΜΑΤΑ

■ Μαθησιακά Αποτελέσματα

Στόχος του μαθήματος είναι να εισάγει τους φοιτητές στη σχεδίαση ψηφιακών κυκλωμάτων με γλώσσες περιγραφής υλικού (Hardware Description Languages HDLs). Με την επιτυχή ολοκλήρωση του μαθήματος, οι φοιτητές θα είναι σε θέση:

- να σχεδιάζουν και να προσομοιώνουν ψηφιακά κυκλώματα με τη χρήση γλώσσας περιγραφής υλικού VHDL,
- να αναλύουν τις διαδικασίες της επαλήθευσης και της ορθής σχεδίασης με γλώσσες περιγραφής υλικού,
- να σχεδιάζουν και να προσομοιώνουν συνδυαστικά και ακολουθιακά ψηφιακά συστήματα με τη χρήση εργαλείων λογισμικού CAD.

■ Γενικές Ικανότητες

- Αυτόνομη εργασία
- Αναζήτηση, ανάλυση και σύνθεση δεδομένων και πληροφοριών, με τη χρήση και των απαραίτητων τεχνολογιών

(γ) ΠΕΡΙΕΧΟΜΕΝΟ ΜΑΘΗΜΑΤΟΣ

- Μοντελοποίηση συστημάτων και λειτουργικής επαλήθευσης με γλώσσες περιγραφής υλικού (Hardware Description Languages, HDLs)
- Διασύνδεση εισόδου-εξόδου. Βασικά πρωτόκολλα
- Συνδυαστική λογική
- Ακολουθιακή λογική, καταχωρητές και flip-flops
- Αρχές ελέγχου ορθής λειτουργίας ψηφιακών ολοκληρωμένων κυκλωμάτων

Ενδεικτικός προγραμματισμός	
εβδ.	Τίτλος ενότητας
1	Εισαγωγή στη σχεδίαση ψηφιακών συστημάτων με γλώσσες περιγραφής υλικού
2	Μεθοδολογία και ροή σχεδίασης και επαλήθευσης για σύγχρονα ψηφιακά συστήματα
3	Βασικές έννοιες μοντελοποίησης και λειτουργικής επαλήθευσης με γλώσσες περιγραφής υλικού (Hardware Description Languages, HDLs)
4	Συνδυαστικά κυκλώματα και αριθμητικές πράξεις
5	Ακολουθιακά κυκλώματα
6	Μνήμες
7	Μηχανές Πεπερασμένων Καταστάσεων (FSMs)
8	Επαλήθευση και προσομοίωση περιγραφών υλικού
9	Σχεδίαση με χρήση έτοιμων πυρήνων IP (IP Cores)
10	Δίαυλοι. Βασικά πρωτόκολλα
11	Σειριακή μετάδοση. Βασικά πρωτόκολλα
12	Σχεδίαση επιταχυντών υλικού με χρήση γλωσσών περιγραφής υλικού
13	Σχεδίαση για σύγχρονες εφαρμογές

(δ) ΔΙΔΑΚΤΙΚΕΣ και ΜΑΘΗΣΙΑΚΕΣ ΜΕΘΟΔΟΙ – ΑΞΙΟΛΟΓΗΣΗ

■ Τρόπος Παράδοσης

Στην τάξη με χρήση διαφανειών, πίνακα και ηλεκτρονικού υπολογιστή για τη θεωρία καθώς και παραδείγματα και ασκήσεις του μαθήματος

■ Χρήση Τεχνολογιών Πληροφορικής και Επικοινωνιών

Υποστήριξη μαθησιακής διαδικασίας μέσω της ηλεκτρονικής πλατφόρμας e-class.

■ Οργάνωση Διδασκαλίας

Δραστηριότητα	Φόρτος Εργασίας Εξαμήνου
Διαλέξεις	39
Αυτοτελής μελέτη	111
Σύνολο μαθήματος	150

■ Αξιολόγηση Φοιτητών

Η γλώσσα αξιολόγησης είναι η ελληνική, με την εξαίρεση των εισερχόμενων φοιτητών Erasmus οι οποίοι αξιολογούνται στην αγγλική.

Το μάθημα αξιολογείται με γραπτή τελική εξέταση τριώρης διάρκειας και πιθανή διαδικασία διαρκούς αξιολόγησης κατά την κρίση του διδάσκοντα. Η ακριβής διαδικασία αξιολόγησης ανακοινώνεται στους φοιτητές και αναρτάται στο eclass στην αρχή του εξαμήνου.

(ε) ΣΥΝΙΣΤΩΜΕΝΗ ΒΙΒΛΙΟΓΡΑΦΙΑ

■ Προτεινόμενη Βιβλιογραφία

1. Peter J Ashenden, **Ψηφιακή Σχεδίαση. Ενσωματωμένα Συστήματα με VHDL**, 2η έκδοση, 1η Έκδοση Αμερικανική, εκδόσεις ΝΕΩΝ ΤΕΧΝΟΛΟΓΙΩΝ, 2010 (κωδικός στον Εύδοξο: 64314)
2. Volnei A. Pedroni, **Σχεδιασμός κυκλωμάτων με τη VHDL**, 1η Έκδοση, εκδόσεις Κλειδάριθμος, 2008 (κωδικός στον Εύδοξο: 13901)

■ Συναφή Επιστημονικά Περιοδικά

1. IEEE Transactions on Computers
2. IEEE Design & Test of Computers
3. IEEE Transactions on Very Large Scale Integration (VLSI) Systems